

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 11 月 17 日
Application Date

申請案(號)：092132101
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2004 年 2 月 27 日
Issue Date

發文字號：09320187580
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	液晶顯示器之製造方法
	英 文	METHOD OF FABRICATING A LIQUID CRYSTAL DISPLAY.
二、 發明人 (共1人)	姓 名 (中文)	1. 孫文堂
	姓 名 (英文)	1. Wein-Town Sun
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 高雄市楠梓區和昌里19鄰和光街95巷1號
	住居所 (英 文)	1.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 友達光電股份有限公司
	名稱或 姓 名 (英文)	1. AU Optronics Corp.
	國 籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 1, Li-Hsin Rd. 2, Science-Based Industrial Park, Hsinchu 300, Taiwan, R.O.C.
	代表人 (中文)	1. 李焜耀
	代表人 (英文)	1. K. Y. Lee



0532-6024 (w/61) IP00078-Chen.prd

四、中文發明摘要 (發明名稱：液晶顯示器之製造方法)

一種液晶顯示器之製造方法，將兩個不同之第一、第二光罩所能曝光的交接地帶分別以逐漸改變或波浪改變的方式，將要定義形成之薄膜電晶體的閘極電極或是源/汲極對切割成第一和第二部分，使由第一光罩所定義之第一部分的面積大小係從左至右由小而大(或由大而小)遞變，而由該第二光罩所定義之第二部分的面積大小係從左至右由大而小(或由小而大)遞變。

伍、(一)、本案代表圖為：第4圖。

(二)、本案代表圖之元件代表符號簡單說明：

I - II ~ 光罩定義區；

BL ~ 交界線；

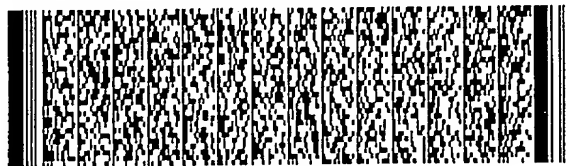
30 ~ 閘極線；

32 ~ 資料線；

BA ~ 交界區；

六、英文發明摘要 (發明名稱：METHOD OF FABRICATING A LIQUID CRYSTAL DISPLAY)

A method of fabricating a liquid crystal display (LCD). The gate electrodes or the source/drain electrode pairs of thin film transistors in the LCD are patterned by at least a first mask and a second mask. The gate electrodes or the source/drain electrode pairs at the boundary region defined by both of the first and second masks are divided into a first portion



四、中文發明摘要 (發明名稱：液晶顯示器之製造方法)

400~ 閘極線；
402~ 閘極電極；
P1~ 第一部分；
P2~ 第二部分；
T1-T4~ 電晶體。

六、英文發明摘要 (發明名稱：METHOD OF FABRICATING A LIQUID CRYSTAL DISPLAY)

patterned by the first mask and a second portion patterned by the second mask. The first portion and second portion are gradually or wavyly divided such that the area of each of the gate electrodes or the source/drain electrode pairs in the first portion increases along the boundary direction and those in the second portion decreases along the boundary direction.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

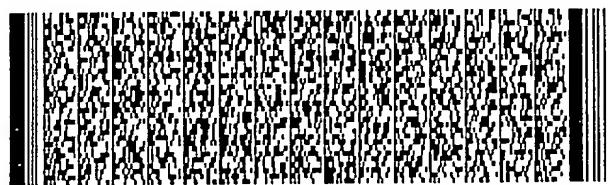
本發明係有關於一種液晶顯示器之製方法，包含將兩個不同之第一、第二光罩所能曝光的交接地帶分別以逐漸改變或波浪改變的方式作切割之步驟，俾以降低銀幕區塊 (shot mura) 現像之發生。

【先前技術】

第1圖表示傳統薄膜電晶體液晶顯示器 (Thin Film Transistor Liquid Crystal Display；以下簡稱為 TFT-LCD) 之顯示單元電路圖。如第1圖所示，其包含，共通電極COM，資料線DL，掃描線GL，薄膜電晶體Tx，儲存電容Cst，液晶畫素Clc。其中資料線DL耦接到薄膜電晶體Tx的源極S；掃描線GL耦接到薄膜電晶體Tx的閘極G，儲存電容器Cst之一端耦接於薄膜電晶體Tx的汲極D，另一端視應用之所需可耦接共通電極COM或是相鄰近單元之閘極線；液晶畫素Clc耦接於薄膜電晶體Tx的汲極D和共通電極COM之間；其中，電容器Cgd為寄生電容器。

第2圖顯示傳統主動陣列式 (Active Matrix type) TFT-LCD 之平面架構示意圖。第2圖所示之TFT-LCD係由複數個第1圖所示之顯示單元，配置成陣列形態而構成。

隨著TFT-LCD螢幕尺寸之與日俱增，在製造TFT-LCD會將其分割成由多個光罩來定義形成所需要電路及元件之型態 (pattern)。第2圖所示之TFT-LCD，其第I、II區係分別由光罩A和光罩B所定義形成，BL係為光罩A和B之交界



五、發明說明 (2)

線。由第2圖可知，顯示單元中TFT之閘極或是源/汲極均由同一層的光罩A或光罩B所單獨曝光(定義)，由於光罩A和光罩B由於對準偏移或誤對準等因素，會造成交界線BL兩側之TFT其閘極G和源/汲極(S/D)間重疊面積之不同，連帶造成雜散電容器C_{gd}之不同，而導致銀幕區塊(shot mura)之現象發生。

第3圖顯示第2圖中BL兩側之顯示單元之佈局圖。第3圖中，30表示閘極線，32表示資料線。在各別的TFT中，閘極線30與汲極D之重疊面積分別為A_{gd_A}和A_{gd_B}，其所對應之電容分別為C_{gd_A}和C_{gd_B}，因此在交界線BL兩側的顯示單元(或畫素單元)，其耦合電壓(feedthrough voltage或kickback voltage)可分別近似為：

$$\Delta V_{p_A} = \frac{\Delta V_g \times C_{gd_A}}{C_{total_A}} \quad \text{和} \quad \Delta V_{p_B} = \frac{\Delta V_g \times C_{gd_B}}{C_{total_B}} ;$$

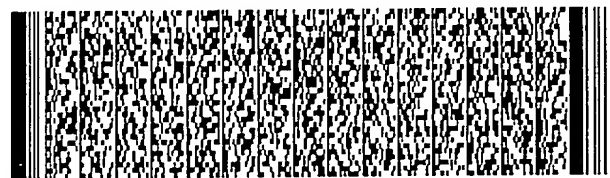
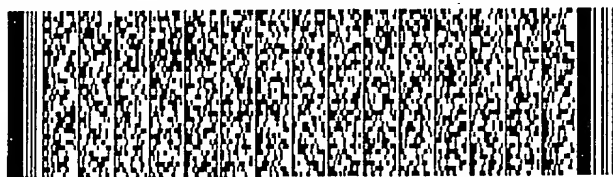
其中， $C_{total_A} \approx C_{st} + C_{lc} + C_{gd_A}$ ， $C_{total_B} \approx C_{st} + C_{lc} + C_{gd_B}$ ； ΔV_g 表示在TFT導通和關閉時，閘極線上之電壓變化。

假設 $C_{total_A} = C_{total_B} = C_{total}$ ，則交界線BL兩側顯示單元之耦合電壓的差為：

$$\Delta V_{p_A} - \Delta V_{p_B} = \frac{\Delta V_g \times C_{gd_A}}{C_{total_A}} - \frac{\Delta V_g \times C_{gd_B}}{C_{total_B}} = \Delta V_g \times \frac{C_{gd_A} - C_{gd_B}}{C_{total}} \quad (1);$$

根據實驗結果，若耦合電壓的差大於5 mV，則銀幕區塊(shot mura)的情形便會嚴重到肉眼即可辨視之程度。

傳統以A、B光罩(或多個光罩)分別曝光製造TFT之方法，如美國專利US5795686、US5656526、US6157433、及



五、發明說明 (3)

US5945256...等，由於交界線兩側之各個顯示單元中TFT之閘極或是源/汲極均係單獨由同一光罩A或光罩B所曝光(定義)，因此無可避免地會遭遇上述銀幕區塊之問題。因此，若能設法降低光罩交界線兩側之兩相鄰顯示單元之耦合電壓的差，即可提高抑制銀幕區塊(shot mura)之能力。

【發明內容】

有鑑於此，本發明之主要目的為提供一種液晶顯示器之製造方法，俾能提高所製作之TFT-LCD能夠具有高抑制銀幕區塊(shot mura)現像之能力。

本發明之主要特徵，係將兩個不同光罩所能曝光的交接地帶，分別以逐漸改變或波浪的方式，對閘極電極或源/汲極對進行切割，使之分屬不同的兩個曝光區塊，如此兩個曝光區塊間的交界區(過渡地帶)之TFT的閘-汲極間電容 C_{gd} ，便能以緩慢的方式過渡，進而降不同耦合壓降之差，達到抑制銀幕區塊(shot mura)現像之目的。

為達成上述主要目的，本發明提出之液晶顯示器之製造方法，主要包括如下步驟：首先，形成一閘極型樣(gate pattern)於一基板上，上述閘極型樣包括互相間隔開之複數閘極線，以及一閘極電極陣列(gate electrode array)與上述等閘極線構成電性連接；接著，再形成一通道路層陣列(channel array)與上述閘極電極陣列互相隔離；然後，形成一源/汲極對陣列(source/drain pair



五、發明說明 (4)

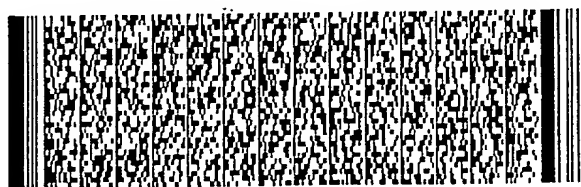
array) 於上述通道陣列上，上述源/汲極對陣列中之每一對源極和汲極係互相間隔開；以及，最後形成一畫素電極陣列，分別耦接上述源/汲極對陣列中之上述等汲極。

需注意的是，在形成上述閘極型樣或上述源/汲極對陣列之步驟中，至少包括如下之步驟：形成一光阻層；將上述光阻層至少分成一第一區、一第二區、及一位於上述第一及第二區之間的交界區，上述交界區依據一邊界線而分成一第一部分和一第二部分；使用一第一光罩，定義上述第一區及上述第一部分；使用一第二光罩，定義上述第二區及上述第二部分。

其中，上述交界區對應於上述閘極電極陣列或上述源/汲極對陣列之一子陣列；對於上述子陣列中之每一列閘極電極或每一列源/汲極對，上述邊界線係以一特定型式進行分割，使上述列閘極電極中之所有閘極電極、或上述列源/汲極對中之所有源/汲極對，在上述第一部分內由上述第一光罩所定義之面積大小從左至右係由小而大(或由大而小)遞變，而在上述第二部分內由上述第二光罩所定義之面積大小從左至右係由大而小(或由小而大)遞變。

【實施方式】

為了讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉若干較佳實施例，並配合所附圖示，作詳細說明如下。為說明簡便起見，各圖式中相同符號或數字係代表相同之單元或構件。



實施例一

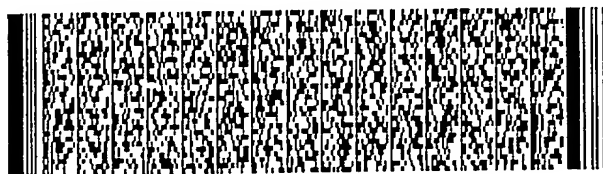
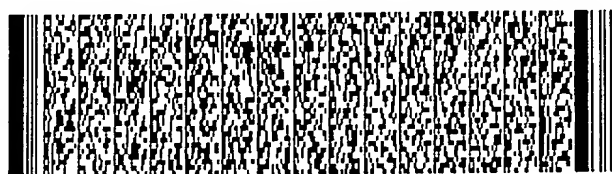
第4圖顯示本發明TFT-LCD之平面佈局示意圖；為了簡潔起見，作為通道層之非晶矽層(amorphous silicon layer； α -silicon層)以及畫素電極並未繪出。第4圖之TFT中之閘極和源/汲極之結構係對應於第2圖所示者。

第4圖所示之TFT-LCD，包括互相平行設置之複數閘極線400；一由複數閘極電極402所組成之閘極電極陣列，每一閘極電極分別與上述閘極線電性連接；以及，一源/汲極對陣列，對應於上述閘極電極陣列而設置，上述源/汲極對陣列中之每一對源極S和汲極D係互相間隔開。

將上述第4圖所示之TFT-LCD，至少分成一第一區I、一第二區II、及一位於該第一及第二區之間的交界區BA，上述交界區BA依據一邊界線BL(圖中之虛線)而分成若干之第一部分P1和第二部分P2；並且使用第一光罩A定義上述第一區I及第一部分P1；以及使用第二光罩B，定義上述第二區II及第二部分P2。

第4圖中，上述邊界線BL係以方形波浪之型式進行分割，使交界區BA中第1列閘極電極(row1)中之所有閘極電極402、或第1列源/汲極對中之所有源/汲極對(S/D)，在第一部分P1內由該第一光罩所定義之面積大小從左至右係由大而小，而在第二部分P2內由該第二光罩所定義之面積大小從左至右係由小而大遞變。

上述邊界線BL對第1列(row1)從上述第一區I往第二



五、發明說明 (6)

區 II 完成切割後，接著再從第二區 II 往第一區 I 對第 2 列 (row2) 進行分割；在切割第 2 列之情形下，在第一部分 P1 內由該第一光罩所定義之面積大小係由小而大，而在第二部分 P2 內由該第二光罩所定義之面積大小係由大而小遞變。此往復進行第 3、4 列 (row3、row4) 之切割。

第 4 圖中，若有 N-1 個電晶體 T1~TN-1 之閘極電極或是源/汲極對 (S/D) 由第二光罩 B 和第一光罩 A 所分別曝光之比率係為漸變比例分割，例如為 1:N-1、2:N-2 ~ k:N-k、k+1:N-(k+1) ~ N-2:2、N-1:1。電晶體 Tk 和 Tk+1 之雜散閘-汲極間電容分別為 $C_{gd_k} = (kC_{gd_I} + (N-k)C_{gd_II})/N$ 和 $C_{gd_k+1} = ((k+1)C_{gd_I} + (N-k-1)C_{gd_II})/N$ ；所以依上述公式 (1)

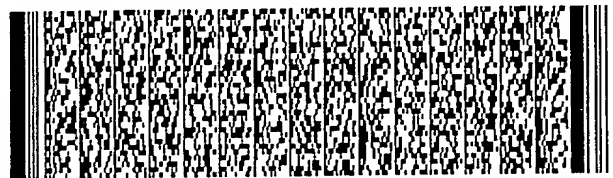
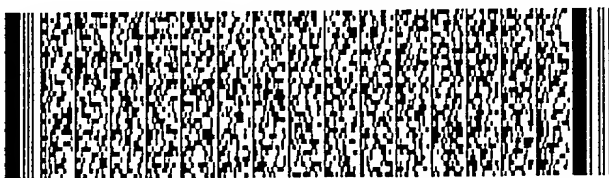
$$\Delta V_{P_A} - \Delta V_{P_B} = \frac{\Delta V_g \times C_{gd_k+1}}{C_{total_I}} - \frac{\Delta V_g \times C_{gd_k}}{C_{total_II}} = \Delta V_g \times \frac{C_{gd_I} - C_{gd_II}}{N \times C_{total}} \quad (2);$$

由上式 (2) 可知，任兩個顯示單元間之耦合電壓的差降為產先之 1/N。亦即是抵制因誤對準所造成銀幕區塊之能力可以提高 N 倍。

在此實施例中 (N=5)，故有 4 個電晶體 T1~T4，其閘極電極或是源/汲極對 (S/D) 由第二光罩 B 和第一光罩 A 所分別曝光之面積比率為 4:1、3:2、2:3、1:4。

實施例二

第 5A、5B 圖顯示本發明 TFT-LCD 之另一種平面佈局示意圖；同樣地為了簡潔起見，作為通道層之 α -silicon 層以及畫素電極並未繪出。



五、發明說明 (7)

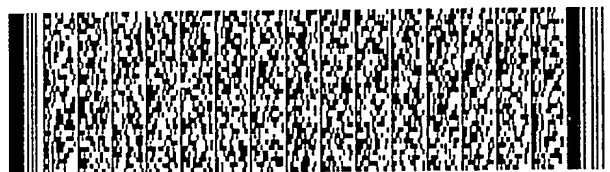
第5A、5B圖所示之TFT-LCD，包括互相平行設置之複數閘極線500；一由複數閘極電極502所組成之閘極電極陣列，每一閘極電極分別與上述閘極線電性連接；以及，一源/汲極對陣列，對應於上述閘極電極陣列而設置，上述源/汲極對陣列中之每一對源極S和汲極D係互相間隔開。

同樣地，將上述第5A、5B圖所示之TFT-LCD，至少分成一第一區I、一第二區II、及一位於該第一及第二區之間的交界區BA，上述交界區BA依據一邊界線BL1(圖中之虛線)或BL2(圖中之實線)而分成若干之第一部分P1和第二部分P2；並且使用第一光罩A定義上述第一區I及第一部分P1；以及使用第二光罩B，定義上述第二區II及第二部分P2。

第5A圖中，上述邊界線BL1係以階梯線之型式進行分割，使交界區BA中第1列閘極電極(row1)中之所有閘極電極502、或第一列源/汲極對中之所有源/汲極對(S/D)，在第一部分P1內由該第一光罩所定義之面積大小從左至右係由大而小，而在第二部分P2內由該第二光罩所定義之面積大小從左至右係由小而大遞變。

上述邊界線BL1對第1列(row1)從上述第一區I往第二區II完成切割後，接著先返回第一區I後，再重新由第一區I往第二區II對第2列(row2)進行分割，並如此往復進行切割。如第5A圖所示者，亦可使用如邊界線BL2所示之斜直線型式來進行分割。

第5B圖與第5A圖之差別在於，當上述邊界線BL1(或



五、發明說明 (8)

BL2) 對第1列(row1)從上述第一區 I 往第二區 II 完成切割後，接著再從第二區 II 往第一區 I 對第2列(row2)進行分割；在切割第2列之情形下，在第一部分P1內由該第一光罩所定義之面積大小從右至左係由小而大，而在第二部分P2內由該第二光罩所定義之面積大小從右至左係由大而小遞變，此往復進行切割。

上述實施例一、二中，邊界線對每一列閘極電極或每一列源/汲極對係可以(斜)直線方式、階梯線方式、波浪線方式、嵌入線方式…等進行分割，而且分割之比例不限定上述。

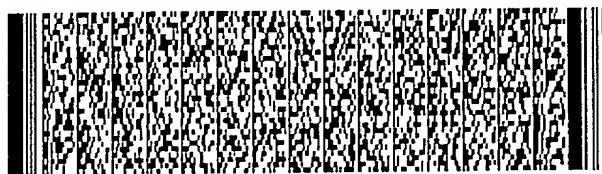
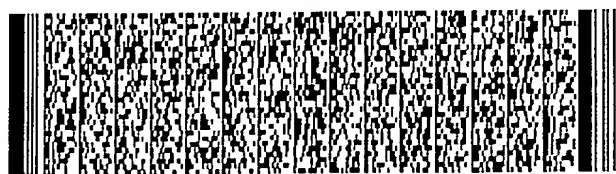
應用本發明提出之上述概念，可提出一種新穎之液晶顯示器之製造方法，主要步驟如下所述。

首先，形成一閘極型樣(gate pattern)於一基板上，上述閘極型樣包括互相間隔開之複數閘極線，以及一閘極電極陣列(gate electrode array)與上述等閘極線構成電性連接。

接著，再形成一通道層陣列(channel array)與上述閘極電極陣列互相隔離；然後，形成一源/汲極對陣列(source/drain pair array)於上述通道陣列上，上述源/汲極對陣列中之每一對源極和汲極係互相間隔開。

最後形成一畫素電極陣列，分別耦接上述源/汲極對陣列中之上述等汲極。

上述製造方法重點在於：形成上述閘極型樣或上述源/汲極對陣列時，令所使用之第一和第二光罩交界處之邊

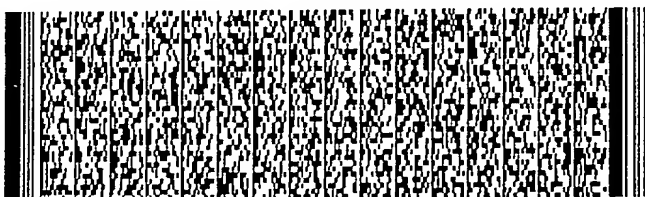


五、發明說明 (9)

界線係以一特定型式進行分割(如上述實施例所描述)，使上述列閘極電極中之所有閘極電極、或上述列源/汲極對中之所有源/汲極對，在上述第一部分內由上述第一光罩所定義之面積大小從左至右係由小而大(或由大而小)遞變，而在上述第二部分內由上述第二光罩所定義之面積大小從左至右係由大而小(或由小而大)遞變。

如實施例一所述，應用本發明之製造方法製作而得之 TFT-LCD 能夠避免因兩個不同光罩之交界地帶所造成之銀幕區塊(shot mura)現象。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖表示傳統薄膜電晶體液晶顯示器之顯示單元電路圖。

第2圖顯示傳統主動陣列式之平面架構示意圖。

第3圖顯示第2圖中BL兩側之顯示單元之佈局圖。

第4圖顯示本發明TFT-LCD之平面佈局示意圖。

第5A、5B圖顯示本發明TFT-LCD之另一種平面佈局示意圖。

【符號說明】

COM~ 共通電極；

DL~ 資料線；

GL~ 掃描線；

Tx~ 薄膜電晶體；

Cst~ 儲存電容；

Clc~ 液晶畫素；

S~ 源極；

G~ 閘極；

D~ 汲極；

Cgd~ 雜散電容器；

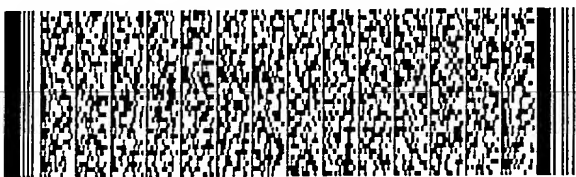
I - II~ 光罩定義區；

BL、BL1、BL2~ 交界線；

30~ 閘極線；

32~ 資料線；

BA~ 交界區；



圖式簡單說明

P1~ 第一 部分 ；

A_{gd_A} 、 A_{gd_B} ~ 閘極線與汲極之重疊面積 ；

400 、 500 ~ 閘極線 ；

402 、 502 ~ 閘極電極 ；

P2~ 第二 部分 ；

T1-T4 ~ 電 晶 體 。



六、申請專利範圍

1. 一種液晶顯示器之製造方法，該液晶顯示器具有複數畫素單元，包括如下步驟：

形成一閘極型樣於一基板上，該閘極型樣包括互相間隔開之複數閘極線，以及一閘極電極陣列與該等閘極線構成電性連接；

形成一通道層陣列與該閘極電極陣列互相隔離；

形成一源/汲極對陣列於該通道陣列上，該源/汲極對陣列中之每一對源極和汲極係互相間隔開；以及

形成一畫素電極陣列，分別耦接該源/汲極對陣列中之該等汲極；

其中，在形成該閘極型樣或該源/汲極對陣列之步驟中，至少包括如下之步驟：

形成一光阻層；

將該光阻層至少分成一第一區、一第二區、及一位於該第一及第二區之間的交界區，該交界區依據一邊界線而分成一第一部分和一第二部分；

使用一第一光罩，定義該第一區及該第一部分；

使用一第二光罩，定義該第二區及該第二部分；

其中，該交界區對應於該閘極電極陣列或該源/汲極對陣列之一子陣列；對於該子陣列中之每一列閘極電極或每一列源/汲極對，該邊界線係以一特定型式進行分割，使該列閘極電極中之所有閘極電極、或該列源/汲極對中之所有源/汲極對，在該第一部分內由該第一光罩所定義之面積大小係由小而大(或由大而小)遞變，而在該第二部



六、申請專利範圍

分內由該第二光罩所定義之面積大小係由大而小(或由小而大)遞變。

2. 如申請專利範圍第1項所述之液晶顯示器之製造方法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以直線方式分割。

3. 如申請專利範圍第1項所述之液晶顯示器之製造方法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以階梯線方式分割。

4. 如申請專利範圍第1項所述之液晶顯示器之製造方法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以波浪線方式分割。

5. 如申請專利範圍第1項所述之液晶顯示器之製造方法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以嵌入線方式分割。

6. 如申請專利範圍第1項所述之液晶顯示器之製造方法，其中，該邊界線從該第一區往該第二區，再從第二區往該第一區進行往復之分割。

7. 如申請專利範圍第1項所述之液晶顯示器之製造方法，其中，該邊界線從該第一區往該第二區分割後，回折至該第一區再往該第二區，如此進行往復之分割。

8. 一種液晶顯示器，可以避免因兩個不同光罩之交界地帶所造成之銀幕區塊(shot mura)現象，係使用如申請專利範圍第1項所述之液晶顯示器之製造方法製作而得。

9. 一種液晶顯示器之製造方法，該液晶顯示器具有複



六、申請專利範圍

數畫素單元，包括如下步驟：

於一基板上，形成一閘極形樣、一閘極電極陣列、一與該閘極電極陣列互相隔離之通道層陣列、一源/汲極對陣列、及一畫素電極陣列；該閘極型樣包括互相間隔開之複數閘極線分別與該閘極電極陣列構成電性連接，該源/汲極對陣列中之每一對源極和汲極係互相間隔開，該畫素電極陣列分別耦接該源/汲極對陣列中之該等汲極；

其中，在形成該閘極型樣或該源/汲極對陣列之步驟中，至少包括如下之步驟：

形成一光阻層；

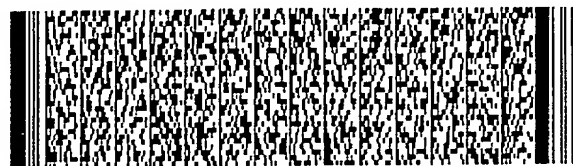
將該光阻層至少分成一第一區、一第二區、及一位於該第一及第二區之間的交界區，該交界區依據一邊界線而分成一第一部分和一第二部分；

使用一第一光罩，定義該第一區及該第一部分；

使用一第二光罩，定義該第二區及該第二部分；

其中，該交界區對應於該閘極電極陣列或該源/汲極對陣列之一子陣列；對於該子陣列中之每一列閘極電極或每一列源/汲極對，該邊界線係以一特定型式進行分割，使該列閘極電極中之所有閘極電極、或該列源/汲極對中之所有源/汲極對，在該第一部分內由該第一光罩所定義之面積大小係沿一特定方向由小而大(或由大而小)遞變，而在該第二部分內由該第二光罩所定義之面積大小係沿該特定方向由大而小(或由小而大)遞變。

10. 如申請專利範圍第9項所述之液晶顯示器之製造方



六、申請專利範圍

法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以直線方式分割。

11. 如申請專利範圍第9項所述之液晶顯示器之製造方法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以階梯線方式分割。

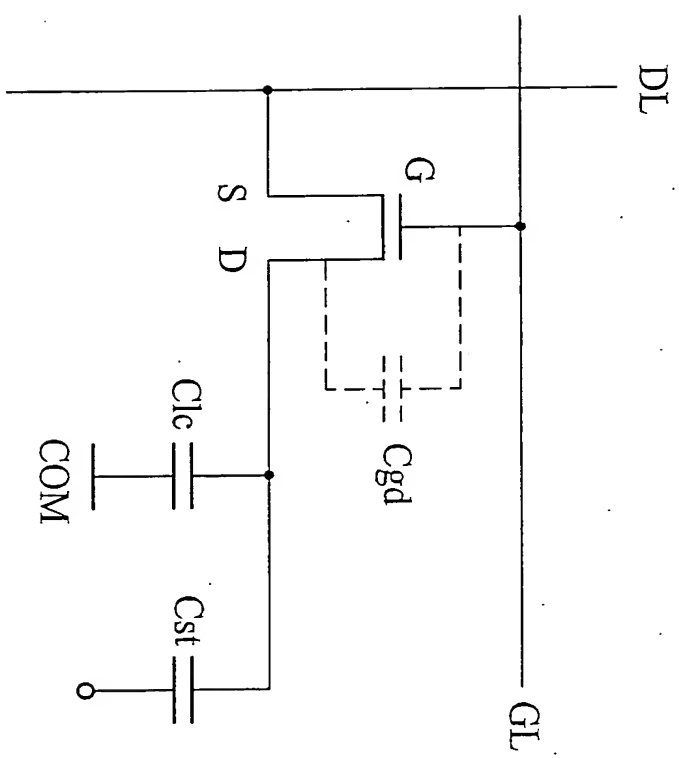
12. 如申請專利範圍第9項所述之液晶顯示器之製造方法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以波浪線方式分割。

13. 如申請專利範圍第9項所述之液晶顯示器之製造方法，其中，該邊界線對每一列閘極電極或每一列源/汲極對係以嵌入線方式分割。

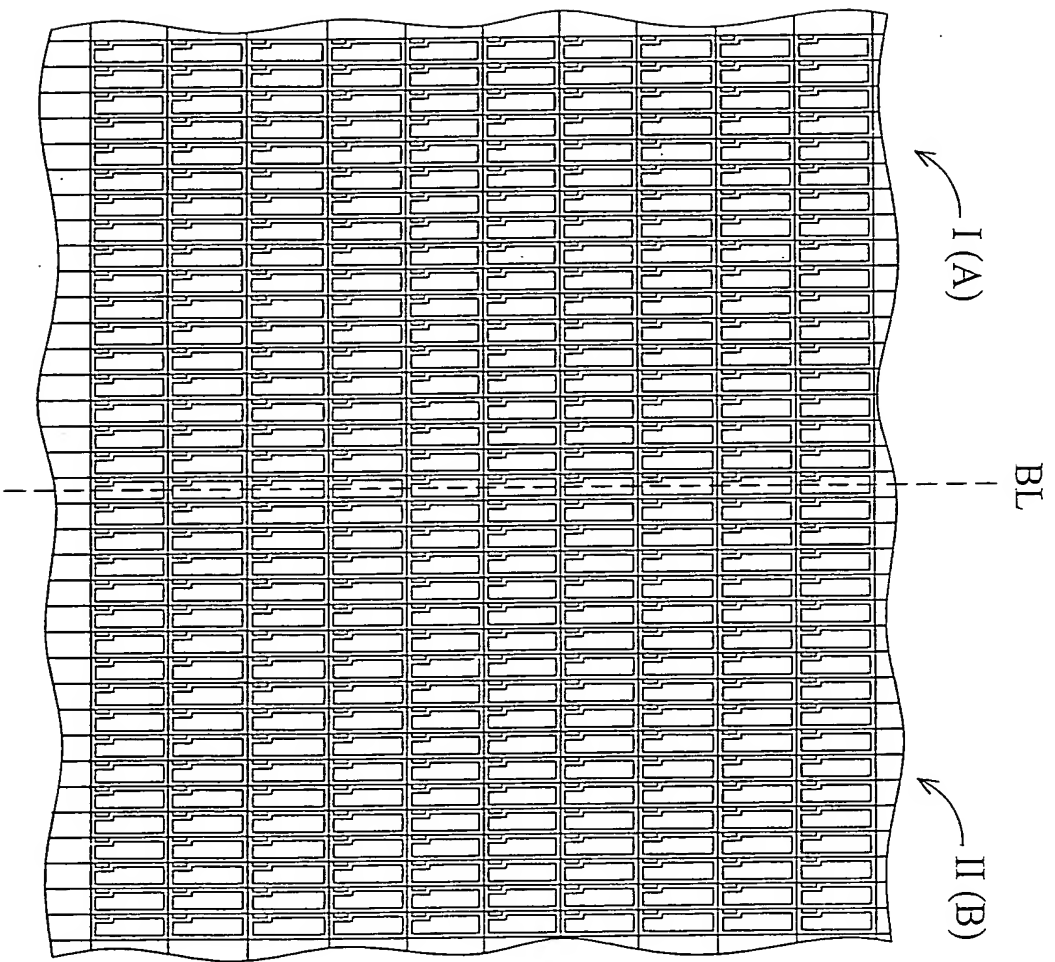
14. 如申請專利範圍第9項所述之液晶顯示器之製造方法，其中，該邊界線從該第一區往該第二區，再從第二區往該第一區進行往復之分割。

15. 如申請專利範圍第9項所述之液晶顯示器之製造方法，其中，該邊界線從該第一區往該第二區分割後，回折至該第一區再往該第二區，如此進行往復之分割。

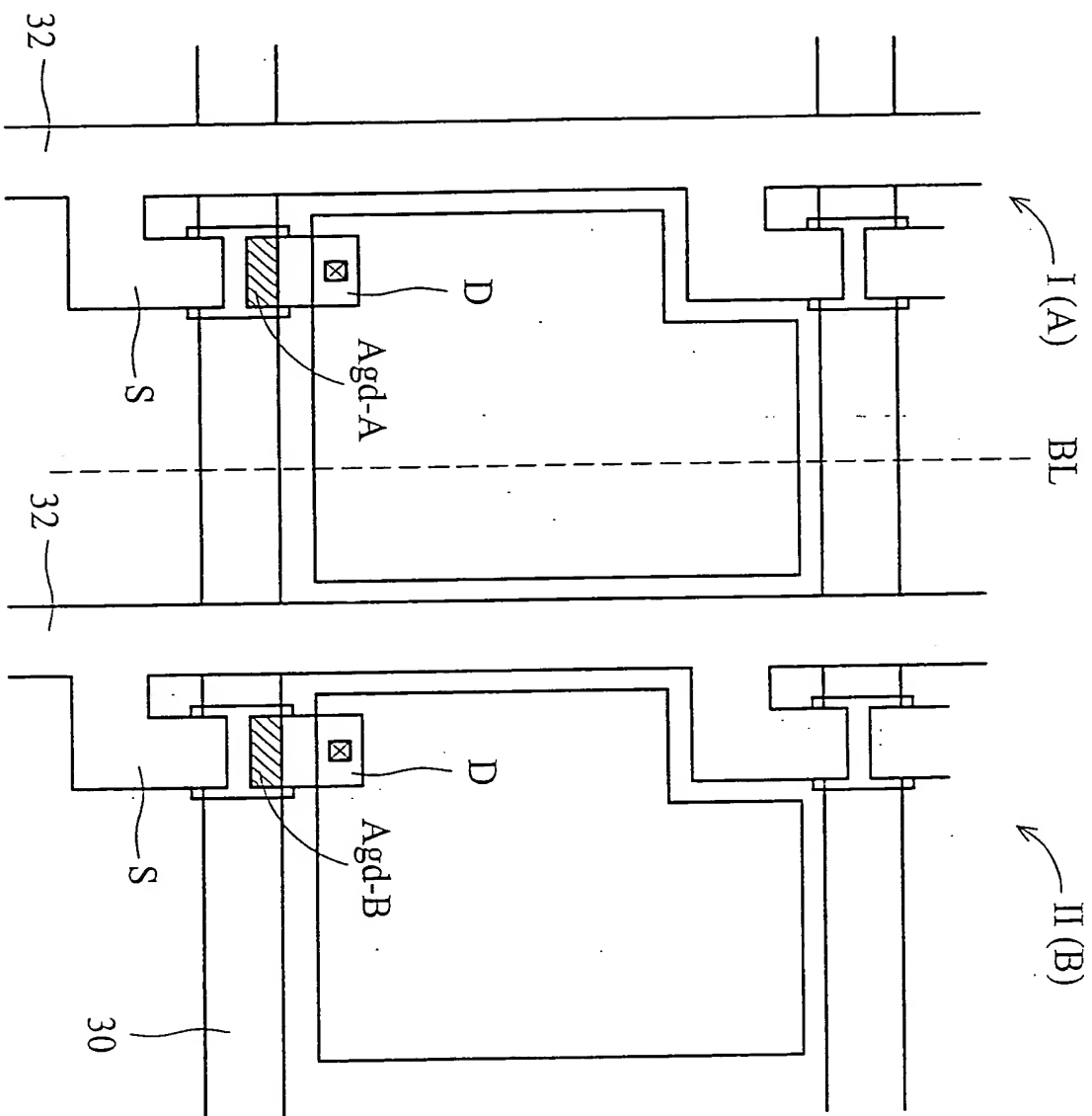




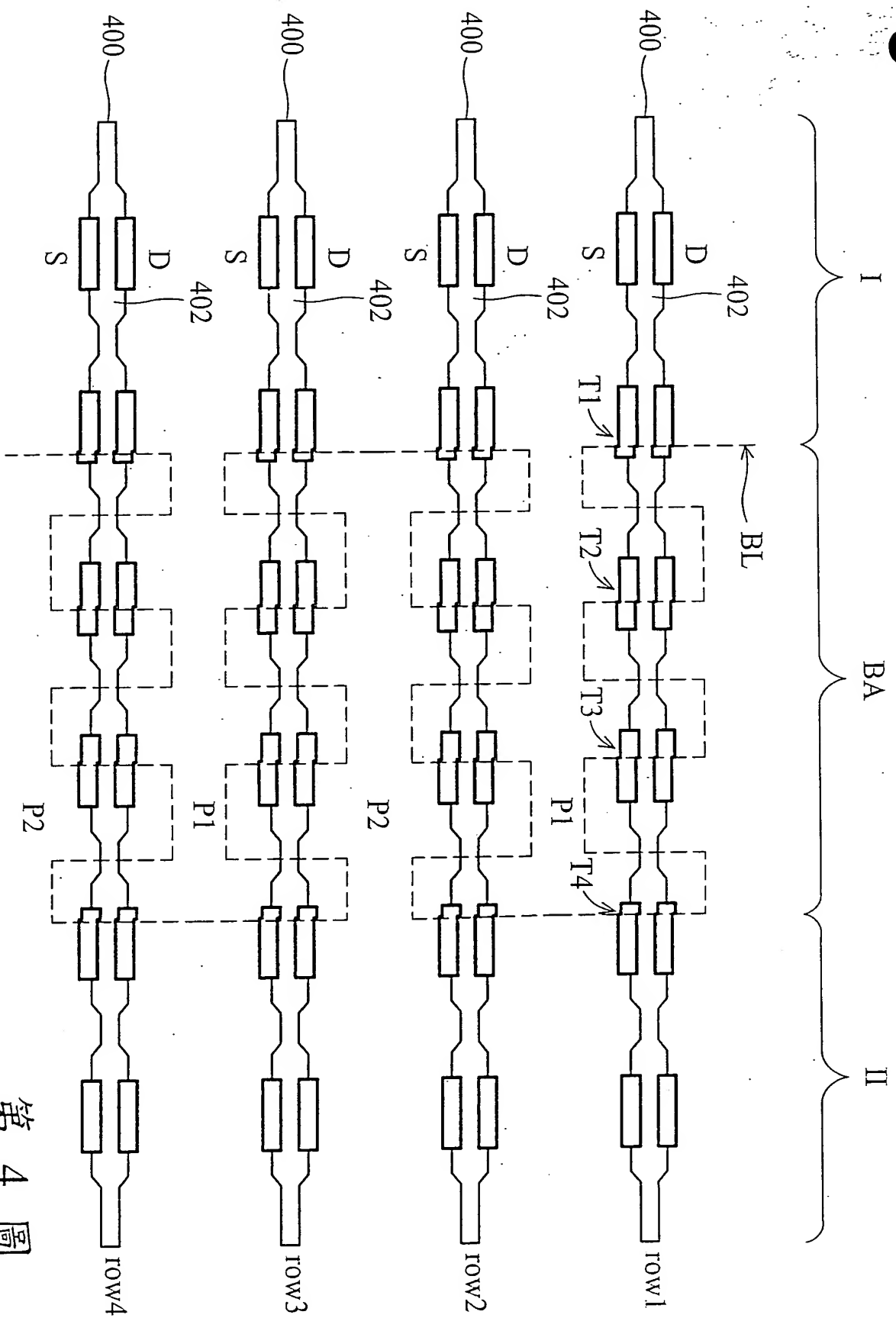
第 1 圖



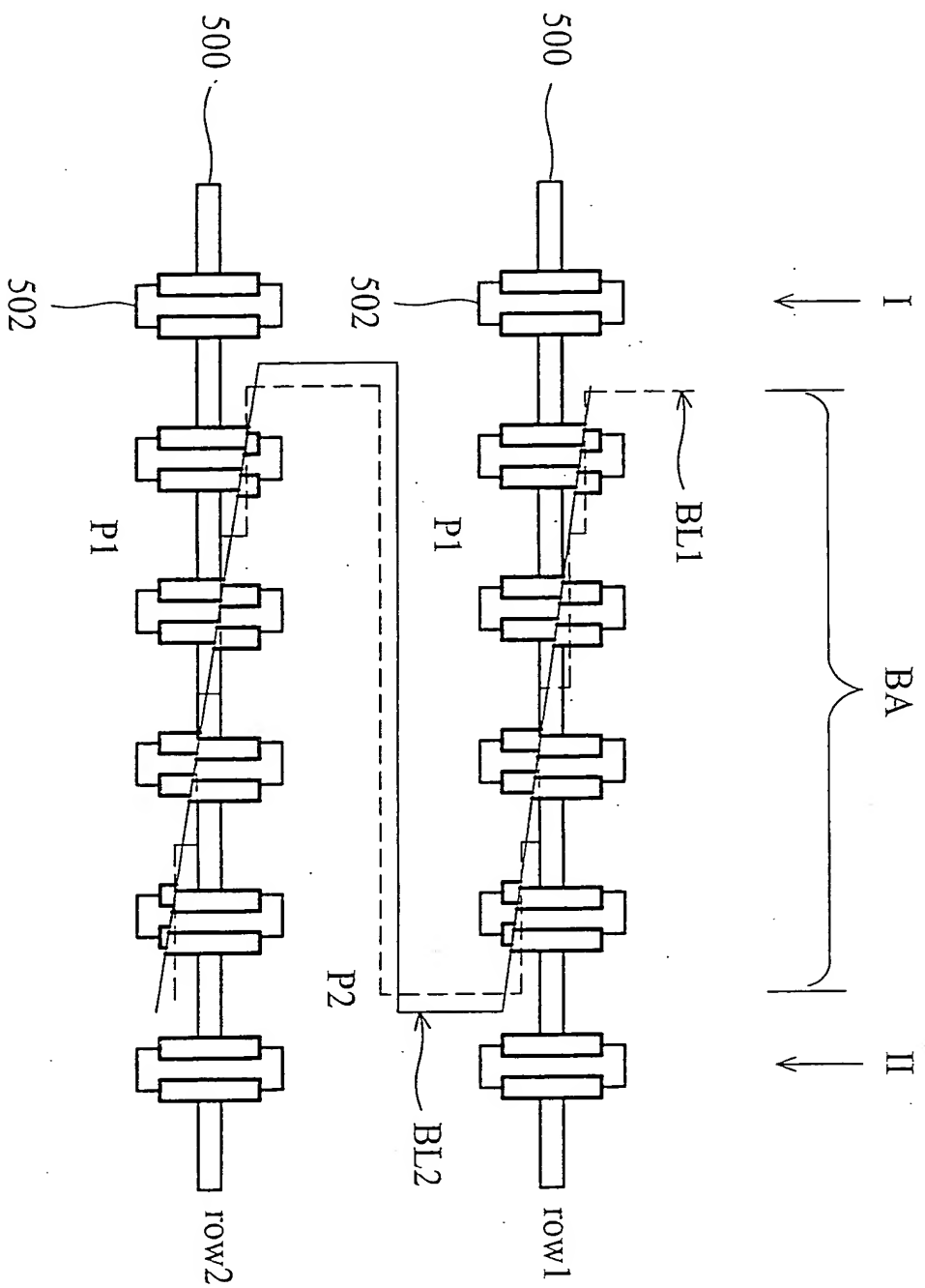
第 2 圖



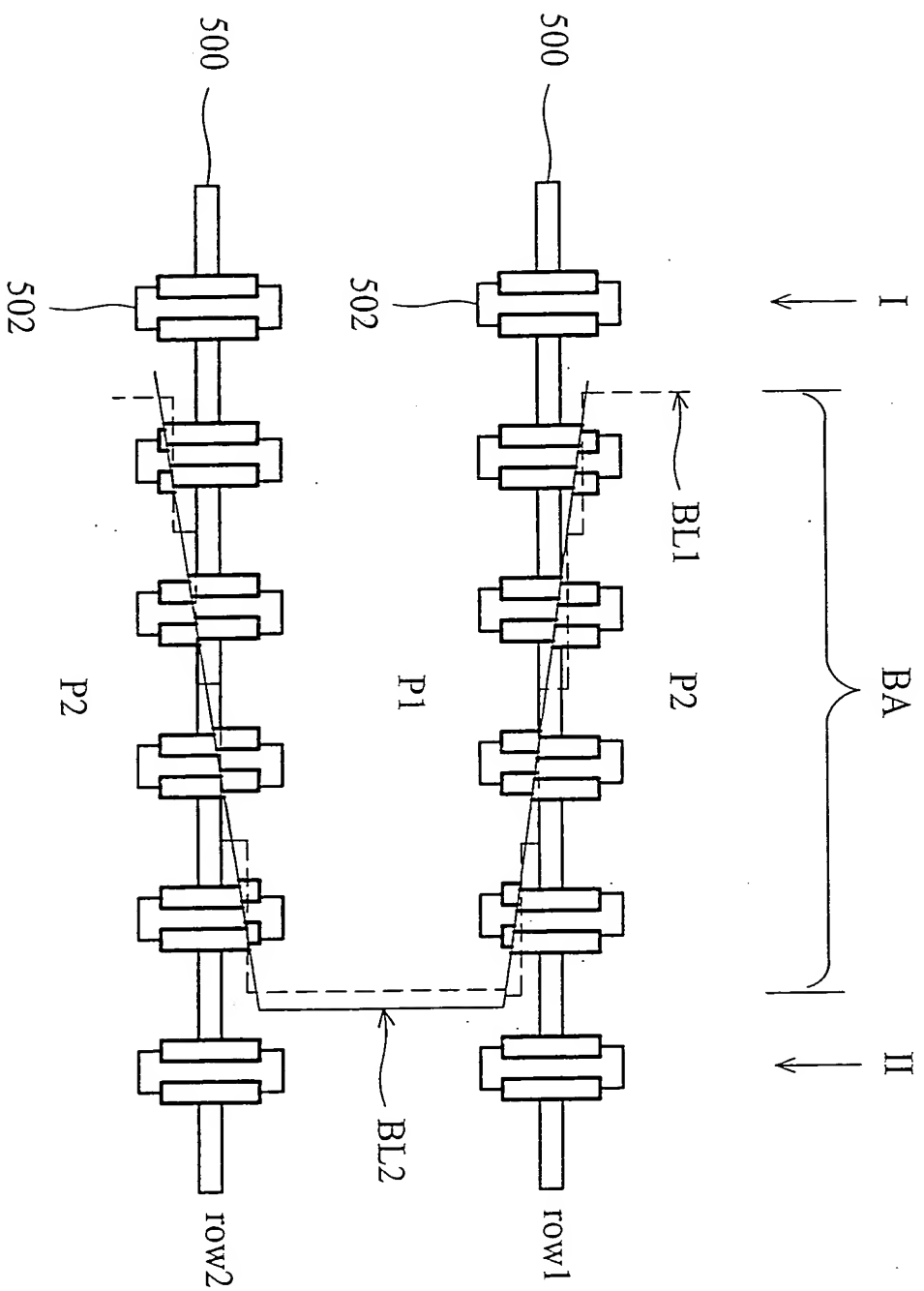
第 3 圖



第 4 圖

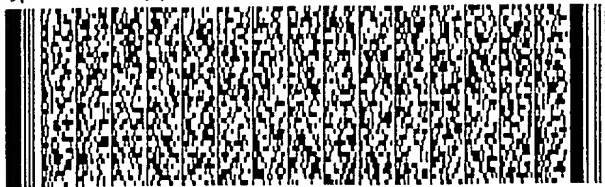


第5A圖

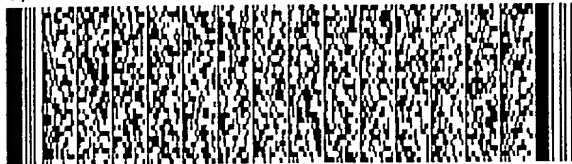


第 5B 圖

第 1/19 頁



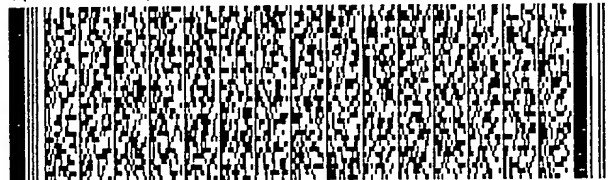
第 2/19 頁



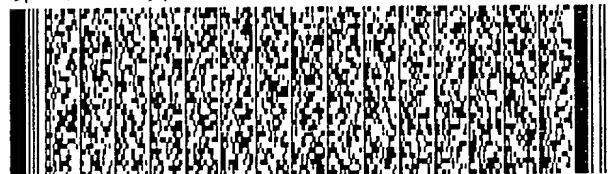
第 4/19 頁



第 5/19 頁



第 6/19 頁



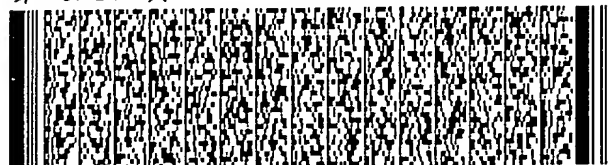
第 7/19 頁



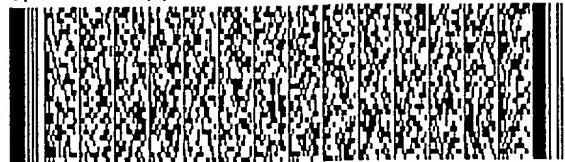
第 8/19 頁



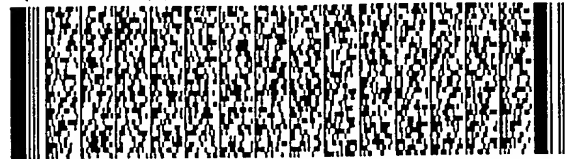
第 9/19 頁



第 2/19 頁



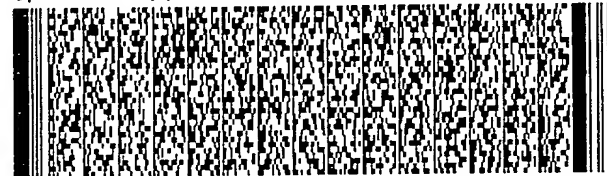
第 3/19 頁



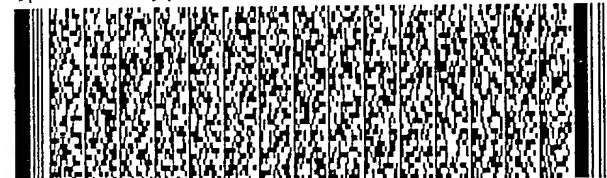
第 5/19 頁



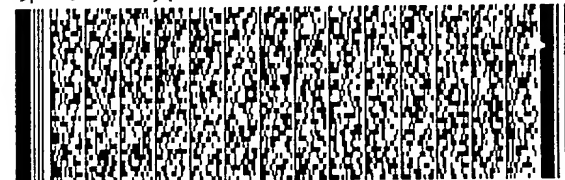
第 6/19 頁



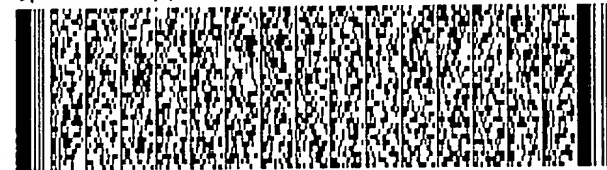
第 7/19 頁



第 8/19 頁



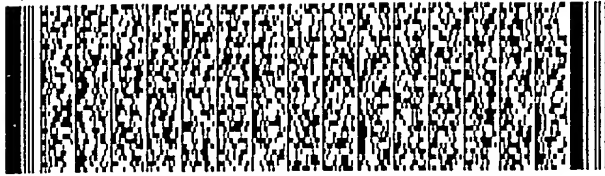
第 9/19 頁



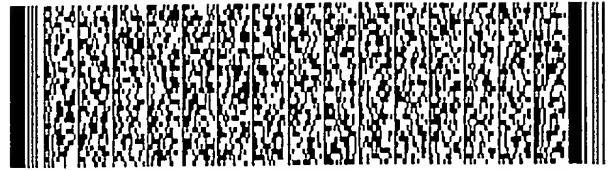
第 10/19 頁



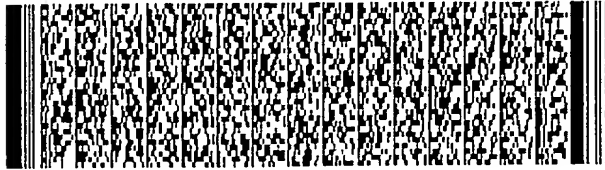
第 10/19 頁



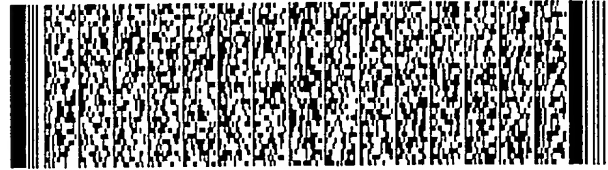
第 11/19 頁



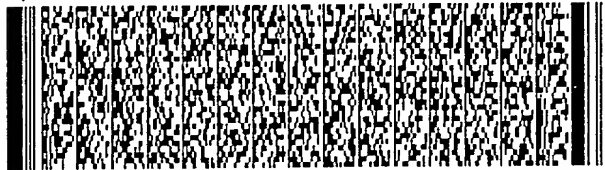
第 11/19 頁



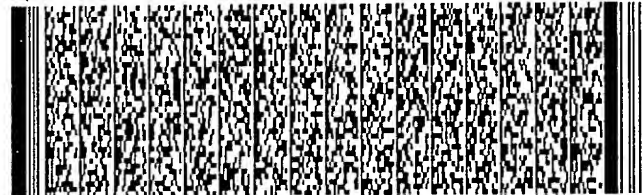
第 12/19 頁



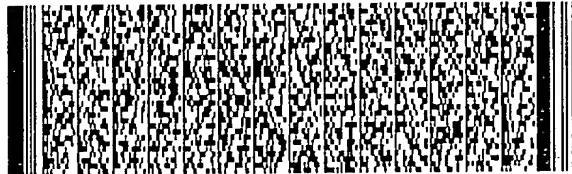
第 12/19 頁



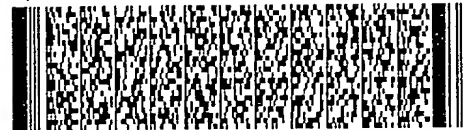
第 13/19 頁



第 14/19 頁



第 15/19 頁



第 16/19 頁



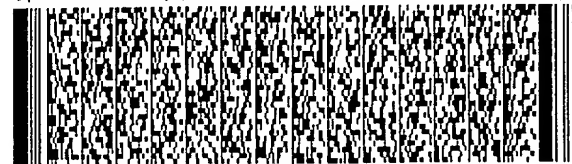
第 16/19 頁



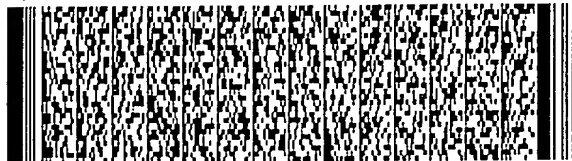
第 17/19 頁



第 18/19 頁



第 18/19 頁



第 19/19 頁

